

2022-2023学年秋季学期

数字电路 *Digital Circuits*

授课团队：宋威
助 教：马浩

数字电路是数字系统的基石。

数字集成电路、计算机组成原理和计算机体系结构的前修课程。
前修课程：离散数学（数理逻辑）、*模拟电路*（晶体管特性）

这门课将介绍

- **逻辑代数基础**
- **CMOS电路基础**
- **组合逻辑和时序逻辑设计**
- **可编程逻辑电路和随机存储器的基本内部构造**
- **同时借助现有的开源EDA工具，
学习使用Verilog设计数字电路的基本技能。**

**意图：为微机原理、体系结构等必修课介绍数字电路背景
为集成电路设计（选修）打基础 + EDA设计
基本的编程思想和硬件设计思路**

○ 阎石, 王红. 数字电子技术基础(第6版)[M]. 北京: 高等教育出版社, 2016.4 (ISBN 9787040444933)

○ 补充参考文献:

- [1] Michael D. Ciletti 著, 李广军, 林水生, 阎波, 等译. Verilog HDL高级数字设计 (第二版) [M]. 北京: 电子工业出版社, 2014.2
- [2] IEEE 1364-2005: IEEE Standard for Verilog Hardware Description Language[S]. 纽约: IEEE, 2006.4
- [3] Stephen Williams. Icarus Verilog[OL]. <http://iverilog.icarus.com/>

- 平时成绩 20%
- 期中考试 20% (偏容易)
- 期末考试 60% (偏难)

- 考试主要内容：
 - 基本概念 (选择)
 - 组合逻辑化简 (选择、填空)
 - 时序逻辑 (状态机) 设计 (大题)
 - Verilog HDL的简单编程 (大题)

授课方式

○课程授课为主

- 48课时

- 主讲老师授课

○习题课、软件实验

- 习题10课时 + 实验6课时

- 实验老师讲，习题助教讲（第6周开始）

- 软件实验课建议同学自带笔记本

- 使用开源免费软件：Git-Bash, iVerilog, GTKWave, Yosys

- 和免费商业软件 Xilinx Vivado

○作业方式

- 大部分为课后习题，助教批改

- 小部分随堂习题，兼作考勤

○主讲教师：宋威

宋威，男，中国科学院信息工程研究所副研究员，博士生导师，中国科学院百人计划C青年俊才。2011年英国曼彻斯特大学计算机学院高级处理器技术小组计算机博士学位，英国曼彻斯特大学计算机学院博士后，英国剑桥大学计算机实验室博士后。

主研方向：缓存侧信道防御，处理器安全加固，处理器安全测试

主页：<http://wsong83.github.io>

邮箱：songwei@iie.ac.cn

联系以邮箱为主。

○助教：马浩

mahao@iie.ac.cn

2020年入学的博士研究生

内容概要

1. **数制和码制：** 编码基础
2. **逻辑代数基础：** 针对数字电路设计的逻辑代数
3. **CMOS门电路：** 补充最基本的半导体工艺基础
4. **组合逻辑电路：** 逻辑代数的电路表现形式
5. **时序逻辑电路：** 加入时间的复杂逻辑代数的电路表现形式
6. **半导体存储电路：** 大规模数据存储
7. **可编程逻辑电路：** 数字电路的试验场

上两届开课的反映

○教课内容

- 期末考试很难！（调整中）
- 涉及的内容较多（仍然会很多）
- Verilog内容仍然偏少（去年已经增加，今年加实验）
- 实验课不够（今年用FPGA版做实验，期末大作业算平时分）

○Verilog的问题

- 比较难，课后多做试验
- 要理解思路，不要死记硬背

Q & A

- 是否所有人都有自己的笔记本?
- Windows7/10 操作系统? Linux?
- 没有任何编程经验?
- 从没有用过命令行?